

机密★启用前

# 重 庆 邮 电 大 学

## 2021 年攻读硕士学位研究生入学考试试题

科目名称： 数字电路与逻辑设计 (A) 卷

科目代码： 808

### 考生注意事项

- 1、答题前，考生必须在答题纸指定位置上填写考生姓名、报考单位和考生编号。
- 2、所有答案必须写在答题纸上，写在其他地方无效。
- 3、填（书）写必须使用黑色字迹钢笔、圆珠笔或签字笔。
- 4、考试结束，将答题纸和试题一并装入试卷袋中交回。
- 5、本试题满分 150 分，考试时间 3 小时。

一、单项选择题（本大题共 15 小题，每小题 2 分，共 30 分）

- 下列四个数中最大的数是（ ? ）
  - $(CE)_{16}$
  - $(001010000011)_{8421BCD}$
  - $(10100010)_2$
  - $(200)_{10}$
- 与十进制数 2046 等值的数是（ ? ）
  - $(111111111111)_2$
  - $(0010000001000101)_{8421BCD}$
  - $(3775)_8$
  - $(7FE)_{16}$
- 与 TTL 门电路相比，CMOS 门电路最显著的特点是（ ? ）
  - 工作速度极快
  - 电源利用率高
  - 传输延迟时间短
  - 静态功耗极低
- 在逻辑函数的卡诺图化简中，若被合并的最小项数越多（画的圈越大），则说明化简后（ ? ）
  - 乘积项个数越少
  - 实现该功能的门电路越少
  - 该乘积项包含的因子数越少
  - 以上说法均不正确
- 采用 OC 门主要是为了解决（ ? ）
  - TTL 与非门不能相与的问题
  - TTL 与非门不能相或的问题
  - TTL 与非门不能线与非的问题
  - TTL 与非门不能线或的问题
- 在下列逻辑电路中，不是组合逻辑电路的有（ ? ）
  - 译码器
  - 编码器
  - 全加器
  - 寄存器
- 若在编码器中有 60 个编码对象，则要求输出二进制代码位数至少为（ ? ）
  - 60 位
  - 5 位
  - 10 位
  - 6 位
- 钟控 RS 触发器，一般不允许输入端（ ? ）
  - $R=1, S=1$
  - $R=1, S=0$
  - $R=0, S=1$
  - $R=0, S=0$
- 若要用 JK 触发器构成一个二分频电路，JK 输入端等于（ ? ）
  - $J=1, K=1$
  - $J=1, K=0$
  - $J=0, K=1$
  - $J=0, K=0$
- n 位触发器构成的扭环形计数器，其偏离状态有（ ? ）个
  - 2n
  - $2^n$
  - $2^n-2n$
  - $2^n-n$

11. 组合逻辑电路的特点是 ( ? )
- A. 有记忆功能                      B. 电路中含有存储元件  
C. 没有记忆功能                     D. 电路中含有反馈网络
12. 采用最少的门实现 D 触发器转换成 T 触发器, 则可选用 ( ? )
- A. 与非门                              B. 或非门  
C. 异或门                              D. 同或门
13. 一次翻转现象存在于 ( ? )
- A. 钟控 RS 触发器                    B. 主从 JK 触发器  
C. 钟控 JK 触发器                    D. 边沿 JK 触发器
14. 随机存取存储器具有 ( ? ) 功能
- A. 读/写                      B. 无读/写                      C. 只读                      D. 只写
15. 输入模拟电压满量程为 5V, 8 位 ADC 可以分辨的最小模拟电压是 ( ? )
- A. 19.53mV                      B. 39.06mV                      C. 1.22mV                      D. 9.76mV

二、多项选择题 (本大题共 5 小题, 每小题 2 分, 共 10 分)

16. 逻辑函数  $F=A\oplus B$ ,  $G=A\odot B$ 。下列正确的描述 ( ? )
- A.  $F=\bar{G}$                       B.  $F^*=G$                       C.  $F=G\odot 0$   
D.  $F=G\oplus 1$                       E.  $\bar{F}=G^*$
17. 关于集成计数器 7490, 下列说法中正确的是 ( ? )
- A. 它有两个时钟输入端口  
B. 它的内部包含一个二进制计数器和一个五进制计数器  
C. 它只能作为十进制计数器使用  
D. 它可以作为二分频电路来使用  
E. 两个异步计数器 7490 级联, 可以实现 50 分频
18. 单稳态触发器中, 下列选项中正确的是 ( ? )
- A. 有一个稳态, 有两个暂稳态  
B. 暂稳态维持一段时间后, 将自动返回稳态  
C. 暂稳态时间长短与触发脉冲无关, 仅决定于电路本身的参数  
D. 在外来触发脉冲的作用下, 能够由稳态翻转到暂稳态  
E. 有一个稳态和一个暂稳态
19. 组合逻辑电路的输出与输入的关系可用 ( ? ) 描述
- A. 流程表    B. 真值表    C. 状态图    D. 逻辑表达式    E. 电路图

20. 并行比较型 ADC 电路包含哪几部分 ( ? )

- A. 电阻分压器      B. 电压比较器      C. 数码寄存器  
D. 编码器            E. 逐次逼近寄存器 (SAR)

三、简答题 (本大题共 5 小题, 每小题 6 分, 共 30 分)

21. 用公式法化简逻辑函数, 写出 F 最简的与非-与非表达式。

$$F = A \bar{B} + B \bar{C} D + \bar{C} \bar{D} + AB \bar{C} + A \bar{C} D$$

22. 用卡诺图法化简逻辑函数, 写出其最简或与表达式。

$$F(A, B, C, D) = \prod_M (3, 12, 13) \cdot \prod_d (5, 6, 7, 8, 9, 10)$$

23. 利用反演律变换逻辑函数 Y (去掉反号, 无需化简)。

$$Y = \overline{\overline{A} \overline{B} \cdot \overline{ACEFG} \cdot (\overline{CH + BC \bar{H} + B \bar{C} + B \bar{C} H}) + \bar{A} D}$$

24. 列出一位全减器的真值表。

25. 试画出图 1 所示电路输出  $Q_1$  的工作波形, 设初态为 0。

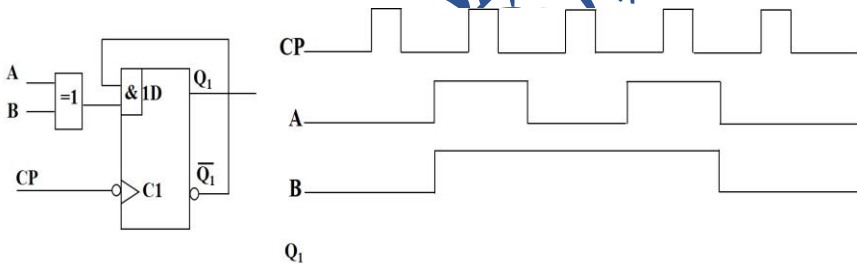


图 1

四、分析题 (本大题共 2 小题, 每小题 16 分, 共 32 分)

26. 试分析图 2 所示电路, 要求 (1) 列出输出方程、驱动方程和状态方程; (2) 列出  $Q_2 Q_1 Q_0$  状态转移功能表, 检查电路自启动特性; (3) 画出  $Q_2 Q_1 Q_0$  状态转移图, 总结电路功能。

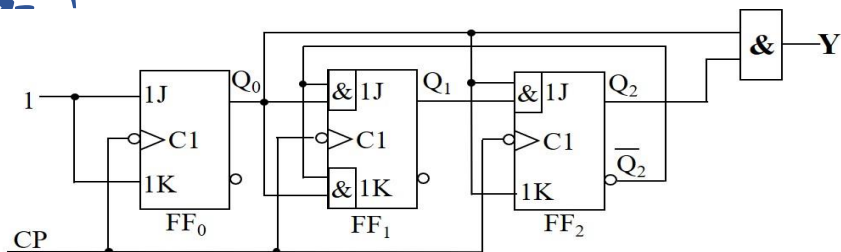


图 2

27. 分析图 3 所示电路，要求：（1）列出  $B_3 B_2 B_1 B_0$  与 10 线-4 线优先编码器（74LS147）输入端的逻辑关系（真值表）；（2）列出 PROM 电路的表达式和真值表；（3）说明整个电路的逻辑功能。

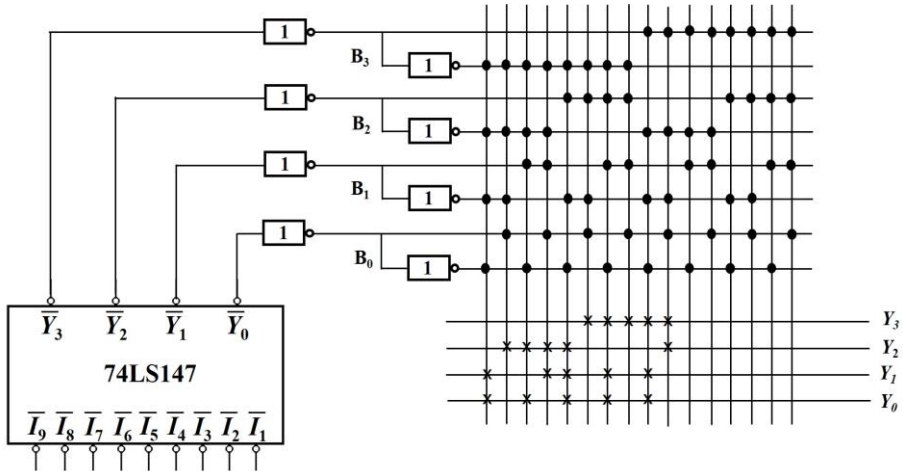
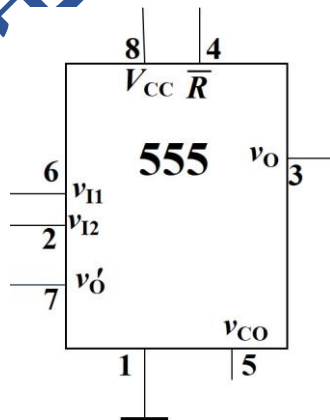


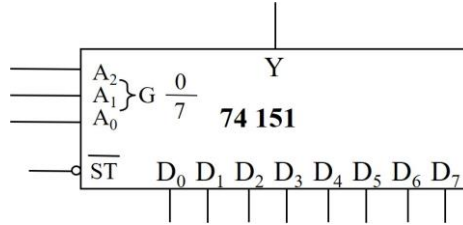
图 3

五、设计题（本大题共 3 小题，每小题 16 分，共 48 分）

28. 试用 555 定时器设计一个自激多谐振荡器，要求输出脉冲的振荡频率为 10kHz，占空比为 60%。假设一较大阻值的电阻为 1kΩ，试求其他参数，画出电路图，并画出自激多谐振荡器的电容电压  $v_c$  和输出端口  $v_o$  工作波形。



29. 设 A,B,C,D 代表 4 位二进制数码, 且  $X=8A+4B+2C+D$ , 试写出  $4 \leq X \leq 13$  的判断条件, 并用 8 选 1 数据选择器 74151 和适当的门电路设计电路, 要求以 C 为记图变量。



30. 采用两片集成 4 位二进制计数器 74163 设计模 55 计数器, 该计数器从 181 开始计数, 到 255 后返回 181, 具体的计数规律如下: 181, 182, 183, ..., 191, 197, 198, 199, ..., 207, 213, 214, 215, ..., 223, 229, 230, 231, ..., 239, 245, 246, 247, ..., 255。要求异步级联并说明设计思路, 画出电路图。

